



2. Seminární práce z předmětu Číslicová technika

Čítač kódu Aiken vzad asynchronní

Petrásek Jan
Třída: A2
Dne: 17.02.2012

Zadání

Navrhněte asynchronní čítač kódu Aiken vzad z klopných obvodů JK.

Proveďte analýzu a syntézu, připojte informace o kódu a navrhněte plošný spoj. K ideálnímu schématu a realizačnímu schématu připojte též seznam součástek s ceníkem podle cen společnosti GM elektronik.

Uveďte problémy a jejich řešení s nimiž jste se potýkali v průběhu řešení práce a elektronickou podobu práce s obrázky zašlete na e-mail ve formátu docx.

Čestné prohlášení

Prohlašuji, že svou seminární práci jsem vypracoval výhradně ze zdrojů uvedených, poznámek z hodin číslicové techniky a konzultací u pana ing. Pavla Votrubce nebo spolužáků.

Poděkování

Velké poděkování patří hlavně *Ondřeji Nedělkovi*, který se snažil vysvětlit daný problém i opakovaně a vždy s velkým nasazením a téže se postaral o zásobování součástkami, bez niž by nebyla možná další realizace navrženého čítače.

Janu Plachému za softwarovou asistenci při opravě PC a obstarání potřebného programového vybavení.

Ing. Pavlu Otrubci za konzultační hodiny spojené s řešením úlohy.

Ing. Miloslavovi Mordovi proděkanovi VUT Brno za poskytnutí odkazů na podklady.

Obsah

Zadání.....	1
Čestné prohlášení	1
Poděkování	1
Obsah.....	2
1. Obecná část.....	4
1.1 kód Aiken	4
1.2. Čítače.....	4
1.2.3 Synchronní čítače	4
1.2.4 Asynchronní čítače	4
1.2.3 Softwarové čítače	4
1.3. Klopný obvod	5
1.3.1 Astabilní klopný obvod	5
1.3.2. Monostabilní klopný obvod.....	5
1.3.3 Bistabilní klopný obvod	5
1.3.3.1 klopný obvod RS	6
1.3.3.2 klopný obvod JK	6
1.3.3.2.2 klopný obvod JK Master-Slave	7
1.3.3.3 klopný obvod D	8
1.3.3.4 klopný obvod T	8
1.3.3.5 Schmittův klopný obvod	8
1.4 Převodní tabulky.....	9
1.4.1 tabulka přechodů nejčastějších typů klopných obvodů.....	9
1.5 Orientovaný graf.....	9
2. konkrétní část	10
2.2 Tabulka přechodů	10
2.1 Pravdivostní tabulka	10
2.3 Orientovaný graf.....	10
2.4 Minimalizace	11
2.4.1 DJ.....	11
2.4.2 DK	11
2.4.3 CJ.....	11
2.4.4 CK	11
2.4.5 BJ.....	11
2.4.6 BK	12
2.4.7 AK	12
2.4.8 AJ.....	12

2.5 Clock	13
2.5.1 Schéma zapojení.....	13
2.5.2 Konstrukce.....	13
2.5.3 Deska plošného spoje clockové jednotky 556.....	14
2.6 Ideální Schéma	15
2.7 Realizační schéma	16
2.7.1 seznam součástí	16
2.8 Deska plošného spoje	17
2.9 Ceník	17
2.9.1 Součástky.....	17
2.9.2 Cena desky plošného spoje.....	18
Problémy a jejich řešení	19
3. Zdroje	20
3.1 Literatura	20
3.2 Webové zdroje.....	21
Seznam příloh.....	22

1. Obecná část

1.1 kód Aiken

Byl vynalezen za účelem zpracování desítkových čísel v počítačích nulté generace. Prvně byl aplikován v počítačích Mark 1 a Mark 2. Pojmenovaný je podle amerického počítačového odborníka Howarda Aikena, který pracoval pro firmu IBM.

Aikenův Kód								
index	Verze 2421				Verze 3321			
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1
4	0	1	0	1	0	1	0	0
5	1	0	1	0	1	0	1	1
6	1	1	0	0	1	1	0	0
7	1	1	0	1	1	1	0	1
8	1	1	1	0	1	1	1	0
9	1	1	1	1	1	1	1	1

1.2. Čítače

Je zařízení, které je realizováno buď hardwarově, nebo softwarově. Slouží ke zjišťování četnosti impulsu v určitém rozsahu, nebo také k utváření impulzové řady, která je v konkrétním kódu, v případě duál kódu ještě je ohraničena tato řada nějakým modulem, po dokončení řady zařízení začíná číst řadu znovu od 0, nebo námi nastaveného bodu. Rychlost přechodů mezi jednotlivými body řady je dána frekvencí, neboli rychlostí řídicího impulsu clock.

1.2.3 Synchronní čítače

Synchronní čítače jsou celé řízené clockem. Napojení na generátor, či jiný zdroj signálu, který má být čítán, je společné pro všechny klopné obvody, které tvoří čítač. Tyto čítače jsou jednoduché na analýzu a syntézu, ale jejich realizace je materiálně náročná.

1.2.4 Asynchronní čítače

Asynchronní čítače jsou v praxi většinou užívány skupinou. Jsou složitější na analýzu a syntézu, ale jejich realizace je jak prostorově, tak materiálně nenáročná. Impuls clock řídí jen poslední klopný obvod, a poté je tento impuls veden do dalších klopných obvodů jen v případě, že daný klopný obvod, není možné překloupit hranou jiného klopného obvodu, který je již aktivní hranou buď z clock, nebo z dalšího předchozího obvodu.

1.2.3 Softwarové čítače

Jako čítač může být označena i řídicí proměnná nejčastěji celočíselného (nebo jiného ordinálního) typu v počítačovém programu, například řídicí proměnná cyklu. Každý programovací jazyk obsahuje i příkaz pro navýšení hodnoty proměnné o 1, nebo snížení hodnoty proměnné o 1. V počítačovém programu je nejvyšší hodnota omezena zhora a zdola

podle bitáže, ve které je proměnná deklarována, popřípadě je možno tento rozsah omezit pomocí funkce modulo.

1.3. Klopný obvod

Klopný obvod je elektronický obvod, který může nabývat právě dva odlišné napěťové stavy, přičemž ke změně z jednoho stavu do druhého dochází skokově. Tyto obvody jsou vyrobeny z několika hradel nebo tranzistorů a lze je použít např. jako paměť, impulzní generátory nebo časovače.

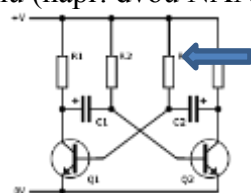
Klopné obvody se dělí do čtyř základních skupin:

- **Astabilní** – Nemají žádný stabilní stav. Neustále oscilují (kmitají) z jednoho stavu do druhého.
- **Monostabilní** – Jeden stabilní stav, ze kterého se obvod překlápí pouze s příchodem spouštěcího impulsu.
- **Bistabilní** – Oba stavy jsou stabilní. Tyto obvody slouží jako paměťové prvky. V anglicky psané literatuře jsou označovány jako *flip-flops*.
- **Schmittův** – Zvláštní typ KO, který se používá především k úpravě tvaru impulsů.

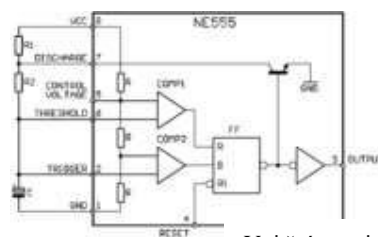
1.3.1 Astabilní klopný obvod

Astabilní klopné obvody, označované také jako AKO, nemají žádný stabilní stav, z čehož plyne, že tyto obvody neustále oscilují (překlápějí se) dle nastavené časové konstanty. AKO jsou proto používány jako impulzní generátory (clocky), tónové generátory, blikáče...

Astabilní klopný obvod se běžně realizuje pomocí dvou tranzistorů, nebo pomocí obvodu 555 či 556 (pro dva různé impulsy generované v jednom okamžiku). Možná je i realizace pomocí logických členů (např. dvou NANDů).



Klopný obvod
z diskretních součástí.



Vnitřní zapojení 555

1.3.2 Monostabilní klopný obvod

Monostabilní klopný obvod (MKO) má jeden stabilní stav, ze kterého je možné jej přepnout do stavu nestabilního. Obvod se sám po určité době přepne zpět do stabilního stavu. Tento typ obvodu je možné použít například jako zpožďovací prvek.

Obvod je možno použít jako generátor impulsu definované délky, lze také realizovat pomocí časovače 555, ale vhodnější je realizace pomocí tranzistorů.

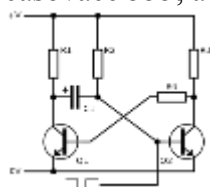
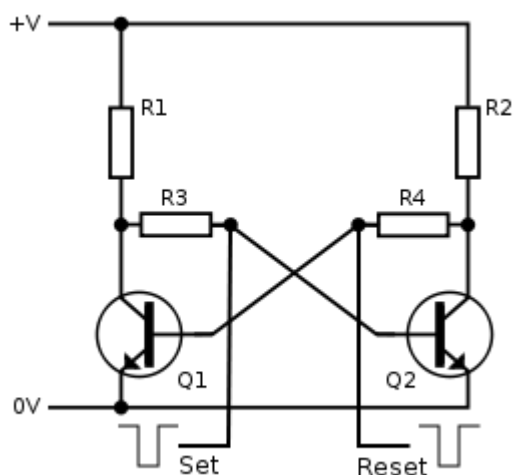


Schéma zapojení
monostabilního obvodu

1.3.3 Bistabilní klopný obvod

Bistabilní klopné obvody (BKO) mají oba dva stabilní stavy. Mezi těmito stavy lze libovolně přepínat, pomocí signálů přivedených na vstupy. Tyto obvody se proto používají jako paměťové prvky.

BKO mají mnoho variant a provedení. Nejznámější jsou: RS, JK, D a T.



Obecné schéma zapojení z tranzistorů

1.3.3.1 klopný obvod RS

RS je jedním ze základních a nejjednodušších BKO. Lze realizovat pomocí dvou dvouvstupových hradel typu NAND, nebo z hradel typu NOR.

Vstup R se označuje jako Reset. Přivedení hodnoty logická 1 na tento vstup vynuluje hodnotu Q (neboli nastaví výstup na hodnotu logická nula).

Vstup S se označuje jako Set, přivedení hodnoty logická 1 na tento vstup nastaví hodnotu Q na logickou 1.

Pokud je na R a S zároveň logická 1, mluvíme o zakázaném nebo také hazardním stavu.

Znamená to, že tento stav není definován stav v jakém se bude nacházet výstup obvodu.

Aby se tomuto stavu zabránilo, konstruují se tzv. RS obvody s prioritou. A to buď set, nebo reset. V případě, že by u normálního obvodu mělo dojít k hazardnímu stavu, obvod s prioritou se přepne buď do 1 (priorita set) nebo do 0 (priorita reset).

Doplněním dalších dvou členů AND zapojených jako blokování vstupů lze realizovat synchronní variantu tohoto klopného obvodu. Obvod tak bude reagovat na vstupy pouze pod dobu, nebo pouze v době, kdy je hodinový signál C ve stavu log.1. Pokud je vstup signálu C vybaven detekcí náběžné hrany, bude se stav výstupů měnit pouze v okamžiku náběžné hrany signálu.

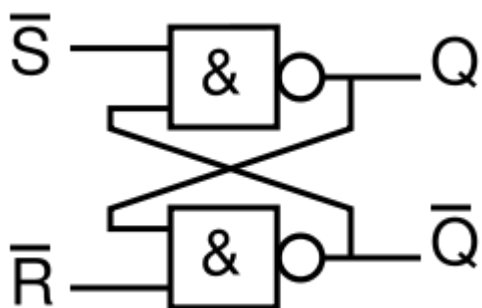
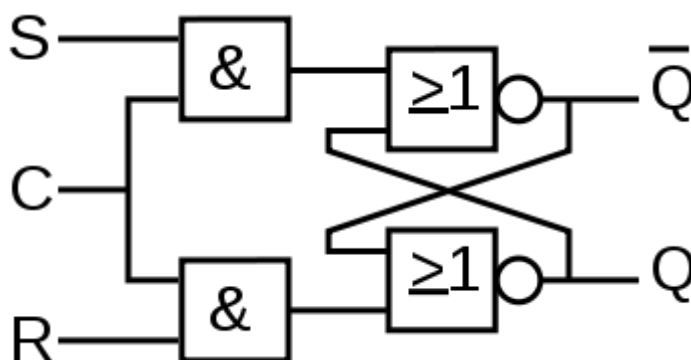


Schéma zapojení RS



1.3.3.2 klopný obvod JK

JK má vstupy funkčně shodné s obvodem RS: **J** nastavuje hodnotu logická 1, vstup **K** nastavuje hodnotu logická 0. Pokud jsou oba vstupy J a K aktivní (u KO RS mluvíme o hazardu), vnitřní hodnota se při hodinovém pulzu neguje. Oproti RS se tento klopný obvod vyrábí pouze v synchronní variantě.

Tento obvod nese označení po vědci jménem Jack Kilby (proto zkratka JK), který jej v roce 1958 představil ve firmě Texas Instruments (patent na jeho jméno vyšel o rok později). Protože název obvodu nemá žádný odvozený význam, existuje v angličtině mnemotechnická pomůcka pro označení vstupů „jump-kill“, tedy „nahod'-zruš“.

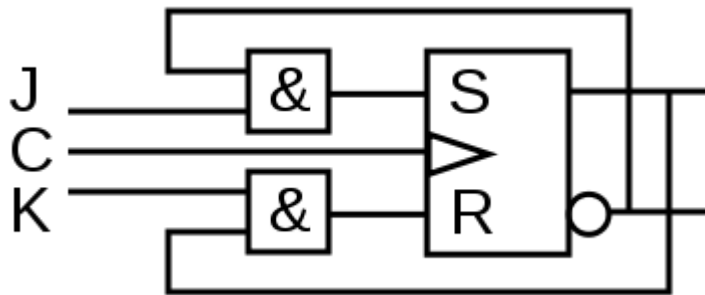


Schéma z RS Obvodu

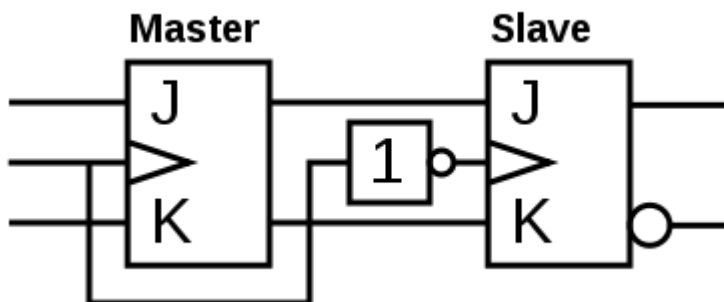
1.3.3.2.1 Pravdivostní tabulka

JK		
K	J	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	Q_n

Vysvětlivky:

- Q_n aktuální stav (čas t_{+0})
- Q_{n+1} stav následující (čas t_{+1})
- X nedefinovaný stav (log.0 nebo log.1) je u tohoto klopného obvodu ošetřen

1.3.3.2.2 klopný obvod JK Master-Slave



Realizace klopného obvodu JK Master-Slave pomocí dvou klopných obvodů JK a invertoru

JK Master-Slave je klopný obvod tvořený dvěma klopnými obvody JK. První master (nadřazený člen), druhý slave (podřazený člen). Princip činnosti je v tom, že klopný obvod má kaskádně zapojeny vstupy J, K. Vstup Clock řídí stav jednotlivých obvodů následovně: Master reaguje na vzestupnou hranu, Slave na sestupnou hranu společného signálu Clock. Master má vstupy J, K a Clock, výstupy jsou přivedeny na vstupy Slave, jehož výstupy teprve vedou na výstup celého klopného obvodu. Při vzestupné hraně signálu Clock master načte data (stav J, K), ale na výstupu slave se objeví až při sestupné hraně signálu Clock.

1.3.3.3 klopný obvod D

Obvod D realizuje jednobitovou paměť. Z obvodu RS se snadno vyrobí tím, že na vstup R přivedeme negovanou hodnotu vstupu S. Výstupy klopného obvodu kopírují stav vstupního signálu Data po dobu, po kterou je vstupní signál Clock ve stavu log.1. Při hodnotě log.0 na vstupu Clock zůstává na výstupech zachován poslední stav, který byl zapamatován při hodnotě Clock = log.1. Český název *zdrž*, anglicky *delay*.

Pokud je vstup Clock vybaven detekcí náběžné hrany, zapamatuje se stav vstupu Data v okamžiku náběžné hrany.

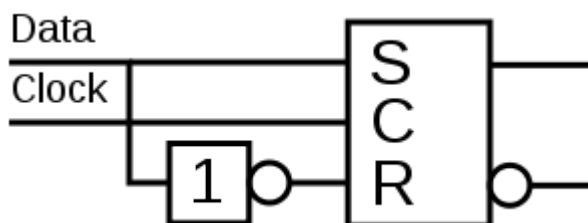


Schéma zapojení

1.3.3.4 klopný obvod T

Obvod T je přepínač paměti. S každou náběžnou hranou dojde ke změně výstupního stavu na inverzní k předchozí. V principu se jedná o děličku frekvence hodnotou 2 ($f_{out} = f_{in} / 2$).

U druhé varianty dochází ke změně na výstupech pouze tehdy, je-li řídicí vstup ve stavu log.1. Synchronní variantu je možné realizovat pomocí klopného obvodu JK spojením jeho vstupů J a K. Asynchronní variantu je možno realizovat ze synchronní připojením signálu hodin ke vstupnímu signálu.

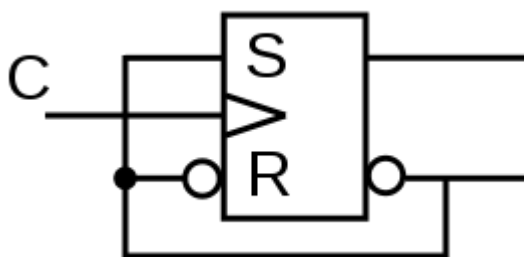


Schéma zapojení

1.3.3.5 Schmittův klopný obvod

Schmittův klopný obvod slouží k úpravě tvaru impulzů. Jeho základní vlastností je hystereze. To znamená, že jeho výstup je závislý nejen na hodnotě vstupu, ale i na jeho původním stavu. Hystereze, která je jindy nežádoucí, má zde své opodstatnění v tom, že zabraňuje vzniku zámkitů výstupního signálu v okolí střední úrovně spínání. Citlivost obvodu se nastavuje šíří (velikostí) hystereze. Obvod je možno využít i jako jednobitový analogově digitální převodník (komparátor).

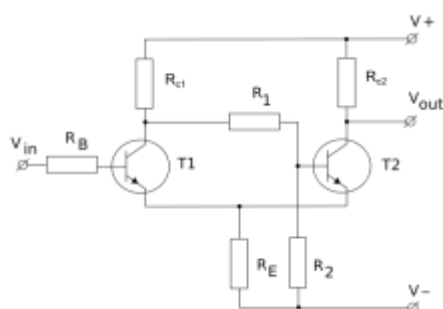


Schéma zapojení

1.4 Převodní tabulky

Přechodovou funkci konečného automatu je možno jednodušším způsobem prezentovat tabulkou přechodů, která je vhodnější i pro počítačové zpracování. Záhloví sloupců tabulky tvoří symboly vstupní abecedy, záhlaví řádků pak jednotlivé stavy automatu. Počáteční stavy jsou označeny symbolem $\rightarrow$ (nebo symbolem -), koncové stavy $\leftarrow$ (nebo symbolem +) a stavy, které jsou současně počáteční i koncové symbolem $\leftrightarrow$.

U nedeterministického konečného automatu, tabulka přechodů obsahuje namísto jednoho stavu množinu stavů, které jsou výsledkem přechodové funkce.

Přesněji slouží k tvorbě bdících a výstupních funkcí pro klopné obvody.

1.4.1 tabulka přechodů nejčastějších typů klopných obvodů

Obvod D		Obvod SR		Obvod JK		Stavy	
Vstupy							
D	S	R	J	K	Q ⁻	Q ⁺	
0	0	X	0	X	0	0	
1	1	0	1	X	0	1	
0	0	1	X	1	1	0	
1	X	0	X	0	1	1	

1.5 Orientovaný graf

Pojmem orientovaný graf se v teorii grafů označuje takový graf, jehož hrany jsou uspořádané dvojice. Naproti tomu hrany neorientovaného grafu jsou (dvouprvkové) množiny. Hrany orientovaného grafu mají tedy pevně danou orientaci a výrazy (x, y) a (y, x) označují různé hrany; hrana (x, x) se nazývá smyčka.

V informatice se orientované grafy často používají například pro znázornění konečného automatu. Vrcholy odpovídají stavům automatu, hrany pak přechodům mezi nimi (směr přechodu).

2. konkrétní část

2.1 Pravdivostní tabulka

Index	A	B	C	D	I ⁺	A ⁺	B ⁺	C ⁺	D ⁺
9	1	1	1	1	8	1	1	1	0
8	1	1	1	0	7	1	1	0	1
7	1	1	0	1	6	1	1	0	0
6	1	1	0	0	5	1	0	1	1
5	1	0	1	1	4	0	1	0	0
4	0	1	0	0	3	0	0	1	1
3	0	0	1	1	2	0	0	1	0
2	0	0	1	0	1	0	0	0	1
1	0	0	0	1	0	0	0	0	0
0	0	0	0	0	9	1	1	1	1

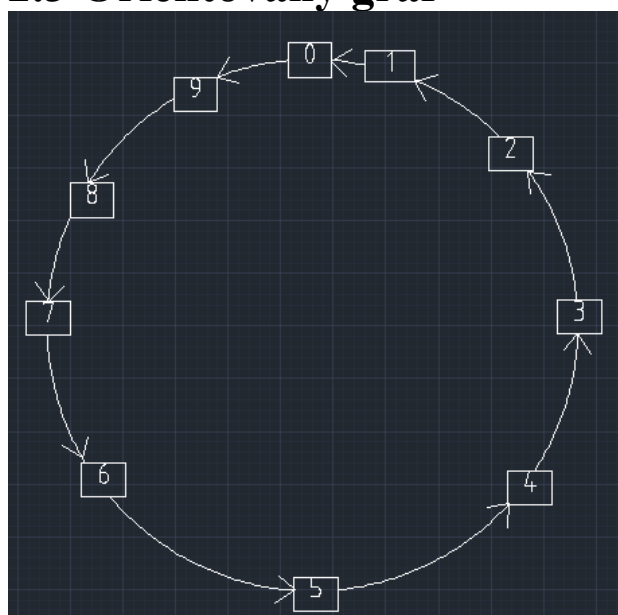
2.2 Tabulka přechodů

J	K	Q ⁻	Q ⁺
0	X	0	0
1	X	0	1
X	1	1	0
X	0	1	1

Tučně podtržené jsou úseky, kde musí dojít k překlopení hradla.

Žlutě vyznačené dvojice jsou změny, které překlápí následující hradlo

2.3 Orientovaný graf



2.4 Minimalizace

2.4.1 DJ

1 0	1 4	1 12	1 8
1 2	1 6	1 14	1 10
X 3	X 7	X 15	X 11
X 1	X 5	X 13	X 9

$$J_D = 1$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.4.2 DK

X 0	X 4	X 12	X 8
X 2	X 6	X 14	X 10
1 3	1 7	1 15	1 11
1 1	1 5	1 13	1 9

$$K_D = 1$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.4.3 CJ

1 0	1 4	X 12	X 8
X 2	1 6	X 14	X 10
X 3	0 7	X 15	X 11
0 1	X 5	X 13	X 9

$$J_c = \bar{a} + \bar{d}$$

$$J_c = \bar{a} * \bar{d}$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.4.4 CK

X 0	X 4	<u>X 12</u>	<u>1 8</u>
1 2	X 6	<u>X 14</u>	<u>X 10</u>
0 3	X 7	<u>X 15</u>	<u>X 11</u>
X 1	1 5	X 13	0 9

$$C_K = \bar{a}\bar{d} + bcd + ac$$

$$C_K = \bar{a}\bar{d} * \overline{bcd} * \overline{ac}$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

Červené písmo: smyčka číslo 2

Tučně podtrženo: smyčka číslo 3

2.4.5 BJ

1 0	X 4	X 12	X 8
0 2	X 6	X 14	X 10
0 3	X 7	X 15	X 11
0 1	1 5	X 13	X 9

$$B_j = bcd + \bar{c}\bar{d}$$

$$B_j = \overline{bcd} * \bar{c}\bar{d}$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

Červené písmo: smyčka číslo 2

2.4.6 BK

X ₀	1 ₄	X ₁₂	0 ₈
X ₂	1 ₆	X ₁₄	X ₁₀
X ₃	0 ₇	X ₁₅	X ₁₁
X ₁	X ₅	X ₁₃	0 ₉

$$B_k = \bar{a}d$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.4.7 AK

X ₀	X ₄	X ₁₂	X ₈
X ₂	X ₆	X ₁₄	X ₁₀
X ₃	X ₇	X ₁₅	X ₁₁
X ₁	1 ₅	X ₁₃	X ₉

$$A_k = 1$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.4.8 AJ

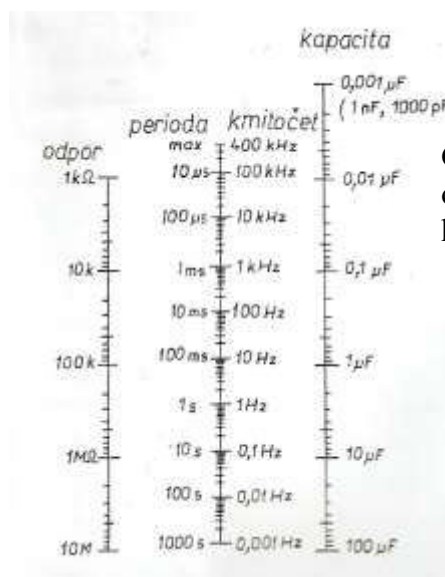
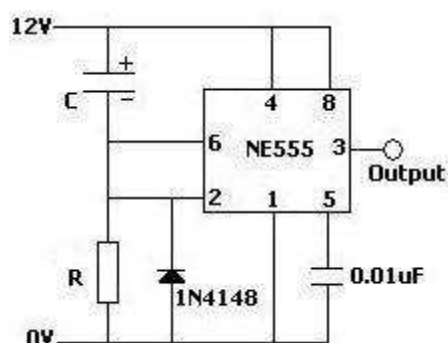
1 ₀	X ₄	X ₁₂	X ₈
X ₂	X ₆	X ₁₄	X ₁₀
X ₃	X ₇	X ₁₅	X ₁₁
X ₁	X ₅	X ₁₃	X ₉

$$A_j = 1$$

Vysvětlivky: žluté pozadí: smyčka číslo 1

2.5 Clock

2.5.1 Schéma zapojení



Graf pro
odečtení
hodnot R a C

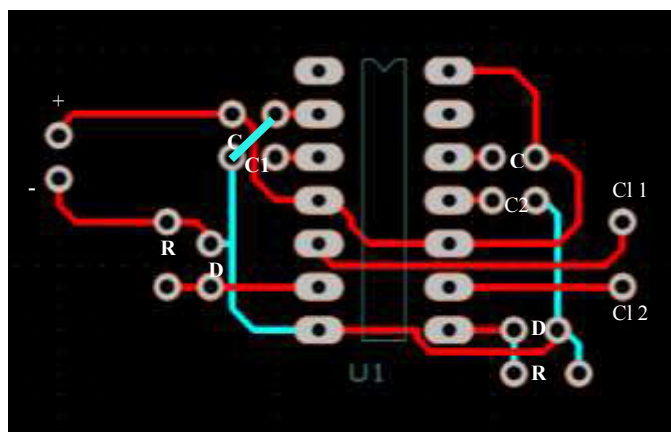
2.5.2 Konstrukce

Při zapojování clocku si musíme v první řadě uvědomit, jaká je hrana rozpoznání našich očí, protože výstup je realizován pomocí LED. Vzhledem k tomu, že naše oči jsou schopny nespěšně vnímat světelné signály do frekvence 6 – 50 Hz (dle jasů, u našich typů LED jsme někde na frekvenci zhruba 40 – 50 Hz), nebo též 30 snímků/s se rovná plynulý pohyb, ta se můžeme na grafu pohybovat nejlépe s délkou hrany od 100 ms (10 Hz) do 10 s (0,1 Hz), aby naše oko bylo schopno vnímat, které diody svítí a které ne a zároveň čtení celého kódu netrvalo příliš dlouho.

Pro vytvoření univerzální jednotky clock, jako samostatného bloku, který budeme připojovat k různým obvodům, je vhodné užít odpovídající potenciometr a kondenzátor s proměnnou kapacitou, ale ke změnám nesmí docházet za chodu clockové jednotky, aby nedošlo k zákmitu, nebo změně průběhu signálu. Pro tvoření univerzální jednotky je též vhodnější použít obvod NE 556, který v jednom pouzdře obsahuje dvojici obvodů 555 se společným napájením a zemí. Při zapojování 556 ji zapojíme jako dvojici samostatných obvodů 555. Tato varianta je vhodná pro řízení Master-Slave obvodů, nebo odbodů, kde potřebujeme dva různé, či vzájemně posunuté ckoky.

Nedoporučuji užívat verzi CMOS, hlavně pokud se nebude jednat o jednotku s vlastním bateriovým zdrojem, který bude zajišťovat zem, protože obvod je pak háklivý na dotek, respektive na statickou elektřinu, proto je lepší užívat, i z hlediska toho, abyste se vyhnuli povrchovému pájení SMD spojů, na což nemá většina z nás ani vybavu.

2.5.3 Deska plošného spoje clockové jednotky 556

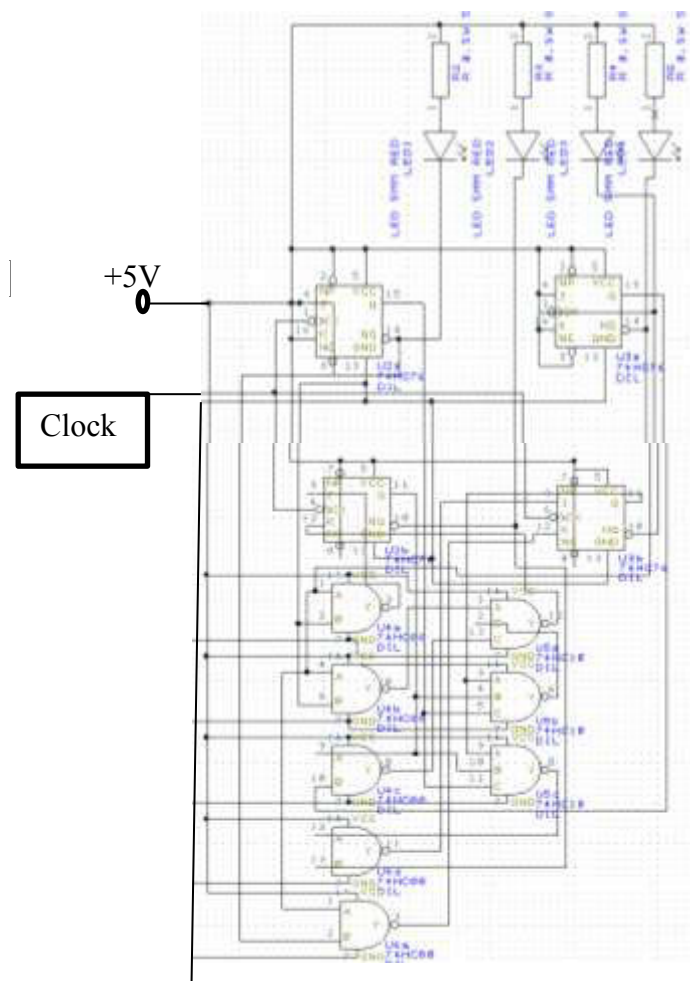


Součást	Hodnota
C1	0.01 uF
C2	0.01 uF
C	Dle grafu
R	Dle grafu

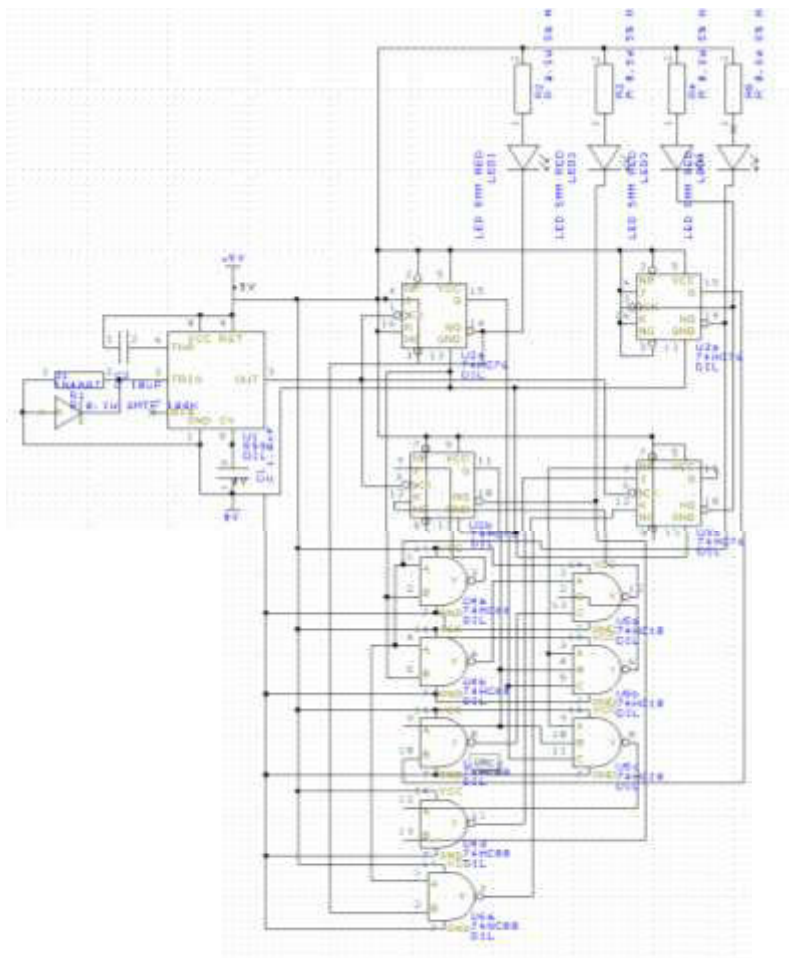
U1 je integrovaný obvod 556. V našem případě budeme integrovat clock z obvodu 555 přímo na hlavní desku. Hodnoty odporů a kondenzátorů se mimo v tabulce určených odečítají ze stejného grafu, jako pro 555.

Nepájení je +5 až +12V, doporučuji užít +12V.

2.6 Ideální Schéma



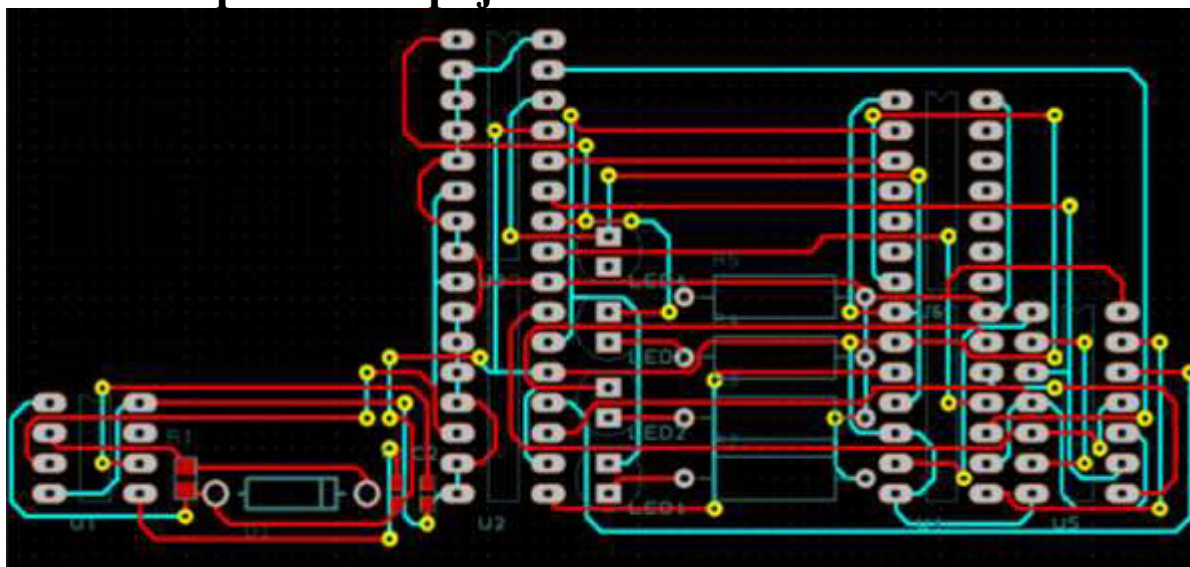
2.7 Realizační schéma



2.7.1 seznam součástí

Součást	Označení	Počet
Dioda	D1	1
LED	LED1 – 4	4
R 220	R2 - 5	4
R 100K	R1	1
IO 555	U1	1
IO 7476	U2, U3	2
IO 7400	U4, U6	2
IO 7410	U5	1
Kondenzátor	C1, C2	2

2.8 Deska plošného spoje



2.9 Ceník

2.9.1 Součástky

Ceník součástí je sestaven z aktuální cenové nabídky společnosti GM Elektronik, jejíž katalog je přiložen na disku CD, a dalších. Ceny jsou uvedeny včetně DPH a jsou konečné včetně všech příplatků a uvedeny jsou v korunách.

Součást	Počet kusů	Cena za kus	Celková cena	Dodavatel
74LS76	2	2,50	5	Vadas
74LS10	2	14	28	GM
LED 3MM RED 150MCD	4	1,10	4,40	GM
Rezistor 220 Ohmů	4	2	8	GM
Dioda 1N4007	1	1	1	GM
Kondenzátor CF2- 10N/J	1	1,50	1,50	GM
Rezistor RR 100K	1	2	2	GM
Kondenzátor E10M/25V	1	1	1	GM
Spínač P-KNX1	1	9,80	9,80	GM
Ne 555	1	4,40	4,40	GM
74LS04	1	12	12	GES
Plošný spoj	1	1302	1302	Prindet s.r.o.
Doprava	4	120	480	Česká pošta
Celkové náklady na výrobu			1854,70	1855

2.9.2 Cena desky plošného spoje

Výsledky výpočtu			
Cena přípravy	362 Kč	Cena za 1 ks	940 Kč
	14.34 €		37.23 €
Celková cena	1302 Kč		
	51.56 €	Cena za dm ²	940 Kč
			37.23 €

Parametry zakázky	
Formát dat	Gerber RS 274-X
Rozměr X	125
Počet vrstev	Dvouvrstvá
Doba výroby	2 týdny
Síla materiálu	1.55 mm
Motiv čára/mezera	>0.2mm
Povrch spojů	OSP org. povlak
Nepájivá maska	Zelená maska
E-test	Ne
Jednotky	mm
Rozměr Y	80
Počet kusů	1
Materiál	FR4
Plátování Cu	18 micro
Vrtání	>0.5mm
Zlacené konektory	0
Potisk/rezist	Ne
Způsob formátování	Střihání

Reset ceníku

Skreen softwaru e-Shop společnosti Printed s.r.o., která byla vybrána pro svou dostupnost a tudíž možnost osobního vyzvednutí, jako dodavatel desky plošného spoje. Tento software je též přiložen na disku CD stejně jako software pro digitální „sazbu“ v této společnosti.

Problémy a jejich řešení

První výrazný problém, který se projevil hned v začátku, kdy jsem sháněl podklady byla opět existence více modifikací zadaného kódu, zde bych uvítal přesnější zadání, protože jsem postupoval metodou pokus a omyl, takže jsem zcela zbytečně musel celou konkrétní část, až po ideální schéma, předělávat, když jsem po poradě s kluky na kroužku automatizace zjistil, že mnou zvolená modifikace prostě nelze čítat, protože není možné řídit potřebné moduly impulsem clock, což je závažná překážka v realizace celého obvodu.

Dalším úskalím bylo to, že danou látku jsem nepochopil a stále nechápu, takže jsem musel najít materiály, na základě kterých to postavím, ale v tomhle mi pomohla přítelkyně, která mi poskytla přístup, ale bylo to celkem zbytečné, protože stránky jsou veřejné, ke stránkám katedry informačních technologií UHK, ze kterých jsem vyšel a na základě osnovy popsané zde a v sešitě CIT jsem hledal další materiály. Zde bych rád podotknul, že je problém nalézt základní informace, ty tařka nejsou k mání ani v podkladech určených pro obor strojní, či obory s humanitním základem, konkrétně narážím na ošetření hran signálu clock, kde bych byl bez pomoci Ondřeje Nedělky úplně ztracený, ten mě upozornil na to, že mnou zvolený IO to naštěstí vzhledem o opačné povaze (opačnému směru přechodu hrany) ošetřuje sám.

Sestavení teoretické části bylo rychlé a bezproblémové, díky drobné potuše o tom, co má obvod činit a z čeho se skládá a mimo jiné již zmiňovaným stránkám UHK, samozřejmě pro rychlost sestavení této části jsem užil i další webové zdroje.

Po nějakým problematickým prokousáním se výpočty přišel další, tentokrát technický zádrhel, když se mi zhroutil přetížený OS a zůstala v něm celá práce i s podklady, vše se podařilo obnovit, až na instalaci produktu Autodesk Autocad 2012 cz, ve kterém byl přerýsován celý katalog, ale nebyl uložen pro starší verze tohoto programu. Bohužel jej nebylo možné načíst, a tak jsem musel z časových důvodů použít jiný software, protože Autocad 2012 se nepodařilo načíst ani v den dokončení práce. Po drobném váhání, z obav ze znovu projevení jazykové bariéry, protože jsem jen němčinář, ano, dokáží pracovat s programem v angličtině, ale musím mít předtím k dispozici stejnou verzi, nebo starší, ale se stejnými ovládacími prvky v češtině, na které se to naučím. Z důvodu jazykové bariéry jsem zvolil program PCB Artist 1.4, který jsem měl a používal ve verzi 1.3 cz, tento program též automaticky vygeneroval desku, ač umožňuje její přímé vytvoření.

Celkově tato práce byla velmi obtížná a ocenil bych podrobnější zadání, které by ji trochu ulehčilo hlavně v té první fázi hledání.

3. Zdroje

3.1 Literatura

Instituce	Druh	Název	Autor	Vydání
Universita Tomáše Bati ve Zlíně	Přednáška	Úvod do číslicové techniky	Milan Adámek	-----
VUT Brno	Mgr. práce	Asynchronní čítače	Bc.Symerský Bc. Kužilek	2010
VŠB	Skripta	LOGICKÉ OBVODY	Zdeněk Diviš Zdeňka Chmelíková Iva Petříková	2003
Ostravská universita	Skripta	ARCHITEKTURA POČÍTAČŮ A ZÁKLADY OPERAČNÍCH SYSTÉMŮ	Cyril Klimeš, Rostislav Fojtík	2008
Masarykova universita v Brně	Přednáška	Biofyzika vnímání světelných podnětů	Vojtěch Mornstein, Lenka Forýtková	2009
VUT Brno	Laboratorní cvičení	Minimalizace logické funkce	Michal Krajíček Martin Klíma	-----
-----	Výukový materiál	DIGITÁLNÍ ELEKTRONIKA V TEORII A EXPERIMENTECH	Prof. Erich Steinbauer	-----
ČVUT	Zápis Přednášky	Fyziologické vlastnosti lidského zraku a sluchu	-----	-----
SOS informatiky a spojů	přednáška	ČÍSLICOVÁ TECHNIKA 2	Ing. Miroslav Veverka	-----
ČVUT	Bakalářka práce	Základní úlohy s ALTERA DE2	Martin Štěpánek	2011
ČVUT	skripta	Spínací a číslicová technika	Jiří Podšálek	1994
Universita Tomáše Bati ve Zlíně	Bakalářská práce	Časovače a jejich konstrukce	Jan Šimara	2010
Universita Tomáše Bati ve Zlíně	Bakalářská práce	Obvod 555 a jeho využití v elektronice	Pavel Struhár	2006
VUT Brno	Skriptum	Impulzová a číslicová technika	Doc. Ing. Jaromír Kolouch, CSc	2003

Všechna literatura byla vyhledána v elektronické podobě a je přiložena na disku CD.

3.2 Webové zdroje

http://cs.wikipedia.org/wiki/D%C4%9Bjiny_po%C4%8D%C3%ADta%C4%8D%C5%AF#Nult.C3.A1_generace

<http://cs.wikipedia.org/wiki/%C4%8C%C3%ADta%C4%8D>

http://cs.wikipedia.org/wiki/Klopn%C3%BD_obvod

<http://iris.uhk.cz/tein/teorie/tabulkaPrechodu.html>

http://cs.wikipedia.org/wiki/Orientovan%C3%BD_graf

Seznam příloh

1. CD s digitální podobou práce, obrázky, užitým Software a podklady
2. Česká dokumentace k obvodu 555
3. Katalogové listy
4. Software společnosti Prindet s.r.o. pro zpracování plošného spoje, který je přiložen na disku CD

2. Česká dokumentace k obvodu 555

555 - UNIVERZÁLNÍ IO

Je to neuvěřitelné - integrovaný obvod, který spatřil světlo světa kolem roku 1970, prostě nestárne. Potvrdil jsem si to např. v letošním letním čísle známého německého časopisu *Elektor*, kde mezi vybranými 100 konstrukcemi se objevil několikrát. A nejen v *Elektoru*, ale i např. v amerických časopisech stále nacházíme nová a nová použití tohoto univerzálního obvodu, který byl již použit v tisících (snad i desetitisících) aplikací. Myslím, že není druhý podobný obvod, většinou si oblíbené integrované obvody pobýly nějaký čas na výsluní zájmu a pak byly překonány - ten dříve, onen později. Ten (nebo ti), kdo složil dohromady oněch několik součástek do podoby, kterou dnes známe pod jménem časovač (timer) 555, byl, domnívám se, génius. I když některé konstrukce s 555 by zcela jistě mohly být nahrazeny dokonalejšími, i když by je bylo možno realizovat třeba jednodušeji s jinými, modernějšími součástkami atd., jsou některé z konstrukcí s 555 dodnes nesnadno překonatelné (z různých důvodů) a někdy i zcela nepřekonatelné a to ať již jde jak o ty, které vznikly v době těsně po objevení se 555 na trhu, tak o ty, které vznikají v současnosti.

Je samozřejmě snem každého konstruktéra vytvořit obvod co nejuniverzálnější, který by splňoval požadavky co nejširšího okruhu možných uživatelů, neboť to umožňuje velké výrobní série a tím i výhodnou cenu, nemluvě o snahách po unifikaci součástek a dílů, která přináší úspory ve výrobě - to vše (a mnoho dalšího) se podařilo bezesbýtku konstruktérům časovače 555.

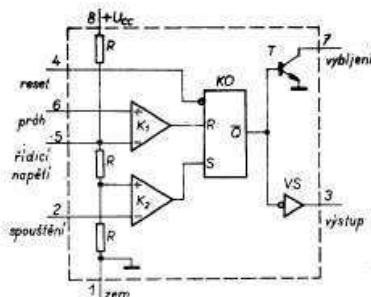
Zmínka v závorce - a mnoho dalšího - z našeho hlediska, z hlediska zájemců o konstruktérskou činnost v elektronice ze záliby, znamená především jednoduchost použití, širokou univerzálnost, velký rozsah možných napájecích napětí (nesouměrných napájecích napětí oproti např. operačním zesilovačům), použití jak v analogové, tak digitální technice, dobrou reprodukovatelnost konstrukcí, nenáročnost na použité součástky, možnost snadno přizpůsobovat zapojení různým požadavkům a celkem snadné sledování činnosti jednotlivých částí IO při vývoji nových konstrukcí, případně i při opravách.

To vše byly důvody, proč předkládáme čtenářům celé jedno číslo AR řady B s jediným tématem - co je a co všechno umí časovač 555 a přáli bychom si, aby při práci s tímto integrovaným obvodem cítili stejné uspokojení, jaké se dostává, když se člověk setká s dokonalým výrobkem.

Stručný přehled vlastností a funkce časovače 555

Na obr. 1 je zjednodušené blokové schéma časovače 555. Jak je ze sché-

matu zřejmé, jde o analogově digitální zapojení, které se skládá ze dvou vstupních komparátorů (horní tzv. threshold, prahový komparátor, dolní tzv. trigger, spouštěcí). Za komparátory následuje klopný obvod R-S, invertující výstupní zesilovač s doplňkovými tranzistory pro malý výkon, dále výstupní tranzistor s otevřeným kolektorem, jehož výstupní napětí je ve fázi se vstupním napětím tehdy, je-li mezi

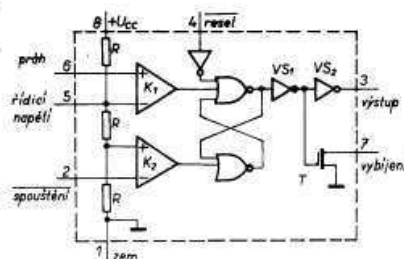


Obr. 1. Blokové schéma časovače 555. Pro kontrolu a případné „listování“ anglickou literaturou jsou uvedeny i anglické názvy jednotlivých vývodů: 1 - zem, ground, 2 - spouštění, trigger, 3 - výstup, output, 4 - nulování, nastavení, reset, 5 - řídicí napětí, control voltage, 6 - práh, threshold, 7 - vybíjení, discharge, 8 - U_{CC} , kladné napájecí napětí, K - komparátory, KO - klopný obvod R - S, VS - výstupní stupně, T - vybíjecí tranzistor s otevřeným kolektorem

jeho kolektorem a přívodem napájecího napětí zapojen pracovní rezistor. Odporový dělič na vstupu zabezpečuje dvě „konstantní“ napětí (2/3 napájecího napětí a 1/3 napájecího napětí) jako referenční pro oba komparátory.

I takto relativně jednoduché zapojení integrovaného obvodu má velmi pozoruhodné vlastnosti: umožňuje časování v mezích od mikrosekund do hodin a časovací intervaly jsou prakticky nezávislé na velikosti napájecího napětí, umožňuje měnit činitel plnění (využití) (duty time) výstupního signálu (což je poměr šířky impulsu k době periody), výstupní obvod může dodat nebo odebrat (dissipate, popř. supply) proud až 200 mA, výstupní signál může ovládat logické obvody TTL. Teplotní stabilita je výborná - 0,005 %/°C, výstup může být běžně buď ve stavu „zapnuto“ nebo „vypnuto“.

Vzhledem k velké oblibě „klasické“ 555 byla před časem uvedena na trh i verze tohoto časovače, vyrobená technologií CMOS - pro úplnost je na obr. 2 pro srovnání blokové schéma časovače 7555, který má ve srovnání s původní verzí několik předností - k tomu se však ještě dostaneme. Časovače 555 vyrábí množství firem, např. Harris pod označením CA555, Motorola MC1455, National Semiconductors LM555 atd. Časovač 555 byl vyráběn i v bývalé NDR pod označením B555D a dále i např. v Rumunsku jako BE555 (BE555). Vždy se však v jeho typovém označení vyskytuje třikrát 5 (nebo alespoň dvakrát). Nejrozšířenější jsou pravděpodobně výrobky firmy Signetics pod označením NE (SE) 555, stejně jako CMOS verze



Obr. 2. Blokové schéma časovače MOSFET, 7555 V, R = 50 až 100 kΩ

vodu spouštění (trigger), který je typicky $-0,11 \mu\text{A}$ pro napájecí napětí 15 V a asi -70 nA pro 5 V (proud „vytéká“ z vývodu 2, proto záporné znaménko). Citlivost vstupu 6, práh, se pohybuje ve zhruba stejných mezích.

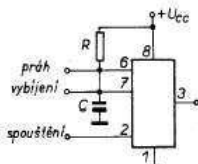
Základní druhy činnosti časovače 555

Časovač lze používat v principu ve třech základních módech činnosti: jako *monostabilní obvod*, jako *astabilní obvod*, jako „time delay“ (k časovému zpoždění), *časovač*.

Všechny uvedené základní módy činnosti mají velmi mnoho nejrůznějších variant a různě se i prolínají. To právě umožnilo vznik obrovského množství aplikací časovače.

Monostabilní mód činnosti

Tento mód činnosti časovače 555 je nejjednodušší a také nejrozšířenější (v ang. mód „one-shot“). Základní zapojení integrovaného obvodu v monostabilním módu je na obr. 8. Zapo-



Obr. 8. Základní zapojení 555 jako monostabilního klopného obvodu

jení vyžaduje pro činnost pouze dvě vnější částky, rezistor R a kondenzátor C. Činnost obvodu začíná, objeví-li se na vstupu spouštěcího komparátoru napětí menší než $1/3$ napájecího napětí. V praktických obvodech se obvykle používá ke spouštění krátký „záporný“ impuls. Sestupná hrana impulsu (týl) uvede obvod do činnosti, na výstupu bude úroveň H a vybíjecí tranzistor se uvede do nevodivého stavu. V této souvislosti je třeba si připomenout, že vybíjecí tranzistor je před příchodem spouštěcího napětí (impulsu) otevřen, čímž je časovací kondenzátor C přes jeho přechod kolektor-emitor připojen oběma póly na zem, tedy zcela vybit.

Po příchodu spouštěcího impulsu se začíná kondenzátor nabíjet přes vnější časovací rezistor R, napětí na něm se zvětšuje exponenciálně a to s časovou konstantou $T = RC$. Zanedbá-li se svodový proud kondenzátoru, dosáhne napětí na kondenzátoru $2/3$ napájecího napětí za dobu

$$T = 1,1 RC \text{ [s; } \Omega, \text{ F].}$$

Tato úroveň napětí uvede do činnosti prahový komparátor, čehož výsledkem bude změna úrovně na výstupu 3 na L a změna stavu vybíjecího tranzistoru - tranzistor bude uveden do vodivého stavu a náboj kondenzátoru se velmi rychle vybije přes jeho přechod na zem. Tím inte-

grovaný obvod skončí svůj pracovní cyklus a čeká na další spouštěcí impuls.

Astabilní mód činnosti

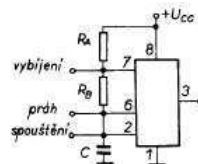
V astabilním módu činnosti (angl. free-run) přibude (vzhledem k módu monostabilnímu) jeden rezistor navíc (v obr. 9 rezistor R_B). Činnost obvodu v tomto případě spouští prahový komparátor. Po zapnutí napájecího napětí je časovací kondenzátor vybit, na spouštěcím vstupu 2 je tedy úroveň L. To uvede časovač do činnosti a časovací kondenzátor se začne nabíjet přes oba vnější rezistory, R_A a R_B . Dosáhne-li napětí na kondenzátoru $2/3 U_{cc}$ (referenční napětí prahového komparátoru), úroveň výstupního signálu se změní na L a otevře se vybíjecí tranzistor, náboj kondenzátoru se rychle vybíjí „do země“ přes rezistor R_B . Zmenší-li se vybíjením napětí na kondenzátoru na velikost $1/3 U_{cc}$, spouštěcí komparátor se „překlopí“ a samočinně se celé zapojení uvede znovu do činnosti od počátku pracovního cyklu. Vznikl proto oscilátor, jehož výstupní signál je pravouhlý a má kmitočet

$$f = \frac{1,49}{(R_A + 2R_B)C}$$

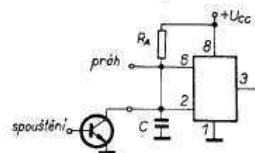
Volbou odporu rezistorů R_A a R_B lze měnit snadno činitele plnění výstupního signálu podle potřeby od 99 do 51 %. Pro získání menších činitelů plnění byla vyvinuta různá zapojení, některá jsou uvedena v příkladech zapojení. Nejjednodušší lze činitele plnění menší než 50 % získat paralelním zapojením diody k rezistoru R_B (katodou směrem k časovacímu kondenzátoru). Zádoucí je současně použít další diodu (není to však nezbytné) v sérii s R_B , anodou směrem k časovacímu kondenzátoru. Nyní vede „dráha“ pro nabíjení kondenzátoru přes rezistor R_A a paralelní diodu ke C, pro vybíjení kondenzátoru přes sériovou diodu, rezistor R_B k vybíjecímu tranzistoru. Při tomto zapojení lze získat činitele plnění výstupních impulsů od 95 do 5 %. Pro praktické zapojení je třeba podotknout, že rezistor R_B musí být pro správnou činnost obvodu větší než asi $3 \text{ k}\Omega$ (jedině tak je zajištěn vznik oscilací). Nevýhodou zapojení je větší závislost kmitočtu na teplotě, způsobená použitím diody.

555 v módu „časovač“

V třetím základním módu činnosti, jako „time delay“ (obr. 10) se zapojení IO poněkud liší např. od zapojení monostabilního KO. Bylo-li v monostabilním módu použito spouštěcí napětí, byla bezprostředně poté na výstupu úroveň H a po nabití časovacího kondenzátoru se výstup opět vrátil na původní úroveň, tj. L. V módu činnosti jako časovač je třeba, aby se stejná výstupní úroveň udržela na výstupu podle potřeby, podle požadavků.



Obr. 9. Základní zapojení 555 jako astabilního klopného obvodu



Obr. 10. Základní zapojení 555 jako „time delay“, časovač, zpoždovací obvod

Vstupy *práh* a *spouštění* jsou proto spojeny a monitorují napětí na časovacím kondenzátoru. Vstup „vybití“ se nepoužívá. Časovací činnost obvodu začíná v tom okamžiku, kdy je vnější tranzistor uveden do vodivého stavu, což udržuje časovací kondenzátor ve „vybitém“ stavu. Spouštěcí signál má úroveň L, proto je na výstupu časovače úroveň H. Uvede-li se vnější tranzistor do nevodivého stavu, začíná nabíjecí cyklus časovacího kondenzátoru. Dosáhne-li napětí kondenzátoru úrovně prahového napětí, pouze tehdy se změní stav výstupu z běžného stavu H na úroveň L. Výstupní úroveň L zůstane na vývodu 3 do té doby, než bude vnější tranzistor uveden do vodivého stavu.

Základní podmínky k činnosti časovače 555 ve všech módech

Obvod pracuje spolehlivě v celém rozsahu povolených napájecích napětí, tj. od 4,5 V do 15 V, 16 V je třeba považovat za absolutní maximum napájecího napětí. Některé kusy časovačů mohou pracovat již při napětí menším než 3 V, není to však pravidlem. Časovací interval jen málo závisí na velikosti napájecího napětí, pokud jsou napětí na komparátorech proporcionální napájecímu napětí ($1/3$ a $2/3 U_{cc}$). Chceme-li se vyvarovat jakýchkoli chyb či nepřesností při časování, je třeba, aby napájecí napětí bylo velmi dobře vyhlazené. Díky konstrukci výkonového zesilovače (tzv. totem-pole) mohou vznikat při činnosti značné velmi krátké proudové špičky v napájecím napětí. K odstranění tohoto jevu lze používat blokovací kondenzátor a to mezi přívodem napájecího napětí a zemí, umístěný co nejblíže vývodů 1 a 8 IO. Kapacita kondenzátoru bude vždy záviset na aplikaci, na zapojení, nejčastěji vyhoví kondenzátory s kapacitou 10 nF až 10

3. Katalogové listy

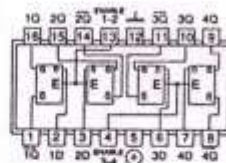
54/74(LS)70...72

75 Dva dvoubitové střadače D s povolovacím vstupem (Enable)

Pravdivostní tabulka

Vstupy		Výstupy	
D	E	Q	$\bar{Q}$
L	H	L	H
H	H	H	L
X	L	Q_0	$\bar{Q}_0$

Q_0 : Úroveň na vývodu Q předtím, než záporná hrana na vstupech ENABLE (E) změní stav paměti



Kladná logika

	75	LS75
Odběr proudu	32 mA	6,4 mA
Min. šířka hodinového impulsu při HIGH	20 ns	20 ns
Min. doba předstihu	20 ns	20 ns
Min. doba přesahu	5 ns	5 ns
t_{PLH} od E do Q	16	15 ns
t_{PHL} od E do Q	7	14 ns
t_{PLH} od E do Q	16	16
t_{PHL} od E do Q	7	7

75: log. zátěž (fan-in) vstupu D = 2

75, LS75: log. zátěž (fan-in) vstupu E = 4

76 Dva klopné obvody J-K s nastavením (Preset) a nulováním (Clear)

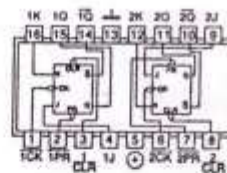
Pravdivostní tabulky

Vstupy					Výstupy	
Preset	Clear	Clock	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H^*	H^*
H	H	$\downarrow$	L	L	Q_0	$\bar{Q}_0$
H	H	$\downarrow$	H	L	H	L
H	H	$\downarrow$	L	H	L	H
H	H	$\downarrow$	H	H	Překlopění	

76: spouštění impulsem

Vstupy					Výstupy	
Preset	Clear	Clock	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H^*	H^*
H	H	$\downarrow$	L	L	Q_0	$\bar{Q}_0$
H	H	$\downarrow$	H	L	H	L
H	H	$\downarrow$	L	H	L	H
H	H	$\downarrow$	H	H	Překlopění	
H	H	X	X	X	Q_0	$\bar{Q}_0$

LS76A: spouštění sestupnou hranou



Kladná logika

* Tento stav není stabilní, tj. nezachová se, jakmile nastavovací a/nebo nulovací vstup přejde do neaktivního stavu (HIGH).

Překlopění: klopný obvod se překlápí při sestupné hraně hodinového impulsu

	76	LS76A
Odběr proudu	20 mA	4 mA
Min. zaručená hodinová frekvence	15 MHz	30 MHz
Min. šířka hodinového impulsu při HIGH	20 ns	20 ns
Min. doba předstihu	0 $\uparrow$ ns	20 $\downarrow$ ns
Min. doba přesahu	0 $\downarrow$ ns	0 $\downarrow$ ns
t_{PLH} od $\bar{CK}$ do Q	14 ns	13 ns
t_{PHL} od Q nebo $\bar{Q}$	20 ns	25 ns

76: log. zátěž (fan-in) vstupů $\bar{CLR}$, $\bar{PR}$ a $\bar{CK}$ = 2

LS76A: log. zátěž (fan-in) vstupů $\bar{CLR}$, $\bar{PR}$ = 3
vstupu $\bar{CK}$ = 4

LOGICKĚ INTEGROVANÉ OBVODY TTL SSI MH7400 POZITIVNÍ LOGICKÝ ČLEN NAND MH8400 MH5400

ČTVEŘICE DVOUVSTUPOVÝCH POZITIVNÍCH LOGICKÝCH ČLENŮ NAND

Logická funkce: $Y = \overline{AB}$

Maximální logický zisk $N \dots 10$

Celý integrovaný obvod obsahuje 44 součástek

Pouzdro K402 z plastické hmoty se
14 vývody podle ČSN 35 8720

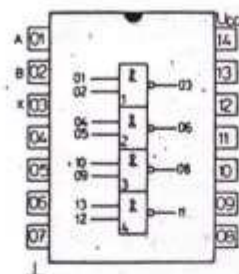
Vývody stříbřené, cínované

Hmotnost: asi 1 g

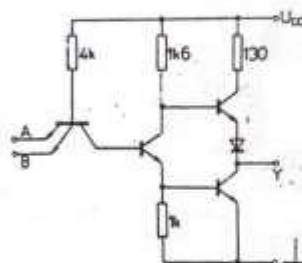
Součástky se upevňují pájením do ploš-
ného spoje nebo uložním do objímek.

Pracovní poloha libovolná.

Na vývod 07 se připojuje záporný pól
napájecího zdroje, na vývod 14 kladný
pól napájecího zdroje (U_{CC}).



Zapojení vývodů
(pohled shora)



Elektrické zapojení
(jednoho členu)

MEZNÍ HODNOTY:

		min.	max.	
Napájecí napětí ¹⁾	U_{CC}		7,0	V
Vstupní napětí ¹⁾	U_I		5,5	V
Pracovní teplota okolí ²⁾				
MH7400	θ_a	0	+70	°C
MH8400	θ_a	-25	+85	°C
MH5400	θ_a	-55	+125	°C
Skladovací teplota	θ_{stg}	-55	+135	°C

¹⁾ Napětí se rozumí vzhledem ke společnému bodu – vývodu č. 07.
Záporné napětí nesmí být na obvod přivedeno.

²⁾ Provoz mimo daný rozsah pracovních teplot okolí se nezaručuje.

LOGICKÉ INTEGROVANÉ OBVODY TTL SSI

POZITIVNÍ LOGICKÝ ČLEN NAND

MH7410 MH8410 MH5410

TROJICE TRÍVSTUPOVÝCH POZITIVNÍCH LOGICKÝCH ČLENŮ NAND

Logická funkce: $Y = \overline{ABC}$

Maximální logický zisk $N \dots 10$

Celý integrovaný obvod obsahuje 36 součástek

Pouzdro K402 z plastické hmoty se
14 vývody podle ČSN 35 8720

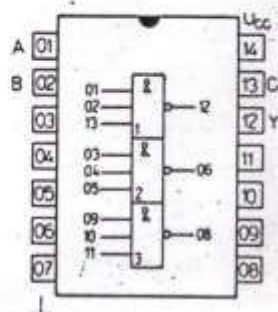
Vývody stříbřené, cínované

Hmotnost: asi 1 g

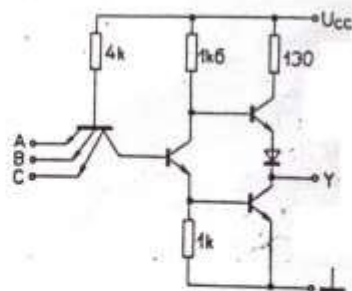
Součástky se upevňují pájením do ploš-
ného spoje nebo uložení do objímek.

Pracovní poloha libovolná.

Na vývod 07 se připojuje záporný pól
napájecího zdroje, na vývod 14 kladný
pól napájecího zdroje (U_{CC}).



Zapojení vývodů
(pohled shora)



Elektrické zapojení
(jednoho členu)

MEZNÍ HODNOTY:

		mín.	max.	
Napájecí napětí ¹⁾	U_{CC}		7,0	V
Vstupní napětí ¹⁾	U_I		5,5	V
Pracovní teplota okolí ²⁾				
MH7410	ϑ_a	0	+70	°C
MH8410	ϑ_a	-25	+85	°C
MH5410	ϑ_a	-55	+125	°C
Skladovací teplota	ϑ_{stg}	-55	+155	°C

¹⁾ Napětí se rozumí vzhledem ke společnému bodu – vývodu č. 07.
Záporné napětí nesmí být na obvod přivedeno.

²⁾ Provoz mimo daný rozsah pracovních teplot okolí se nezaručuje.